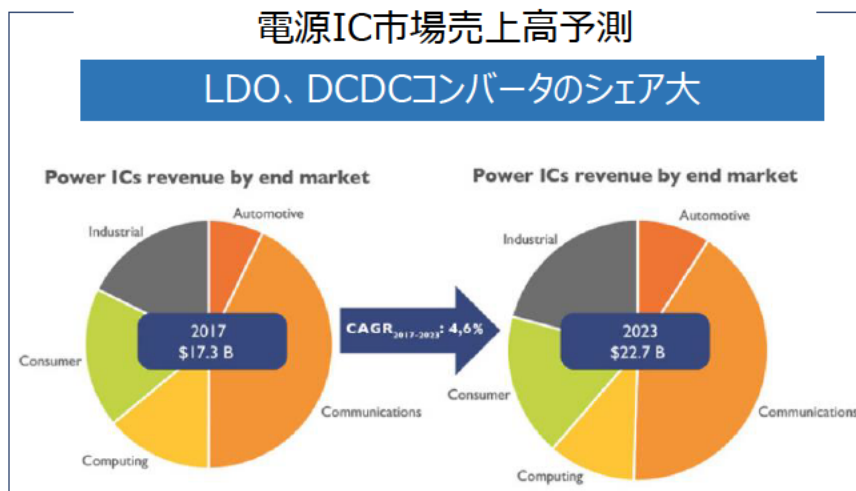


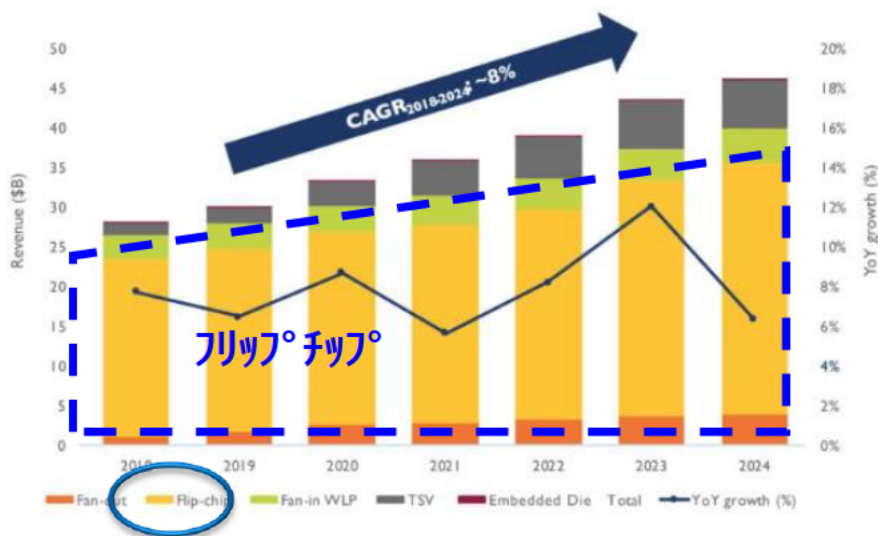
Cuピラーを用いたフリップチップQFNパッケージ

Cuピラーを用いたフリップチップQFNパッケージ

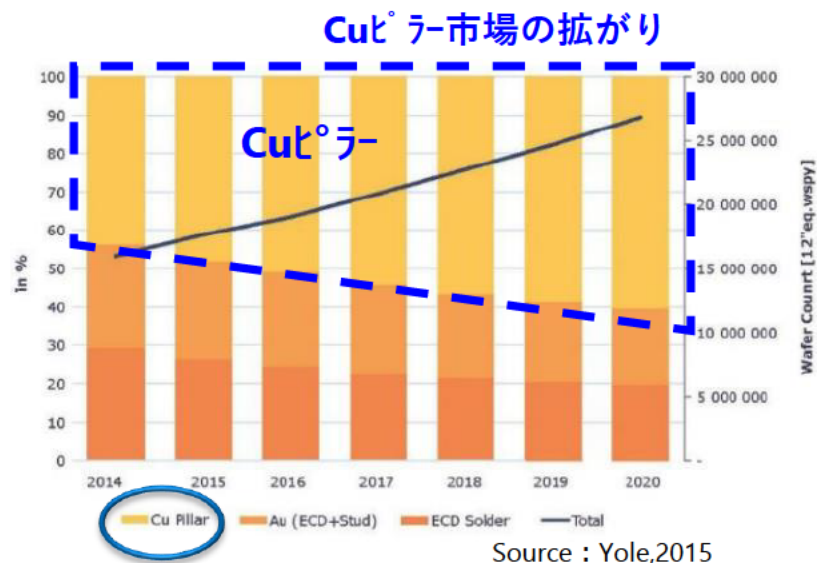
市場動向



2018-2024年 最先端PKG技術別売上高予測

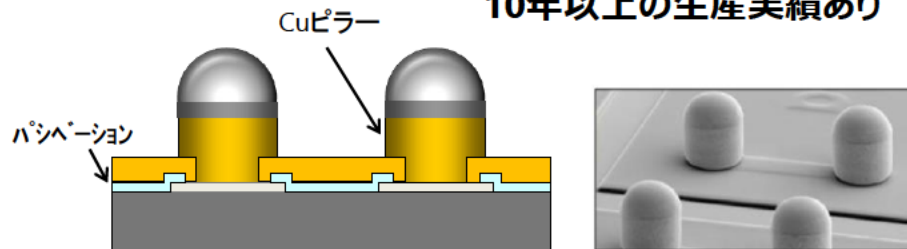


フリップチップ技術別数量予測



ターンキープロセス

- ◆ 青梅エレクトロニクス：Cuピラーバンプ技術
10年以上の生産実績あり



- ・ピラー径 Φ 20 μ mまで対応
- ・多層再配線可能(試作実績：3層)
- ・はんだ高さピラーの半分まで対応

- ◆ アオイ電子：パッケージ組立技術



- ・フリップチップC4工法
- ・大判マトリクスリードフレーム
- ・ウエットブルフランク(開発中)

プロセスの融合

- ①RF(サブ6) : RFスイッチ/アンテナチューニングスイッチ等
⇒低Coff、低インサクションロス
- ②電源IC : DCDCコンバータ, LDO, PMIC等
⇒低インダクタンス(低ノイズ)、低抵抗
車載用 高周波;2MHz以上、ウエットブルフランク

Cuピラーを用いたフリップチップQFNパッケージ

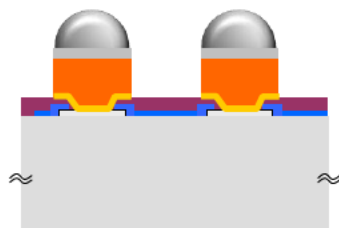
Cuピラー/マイクロバンプ形成技術ロードマップ

フリップチップ接続端子としてCuピラーバンプ/マイクロバンプを提供します。

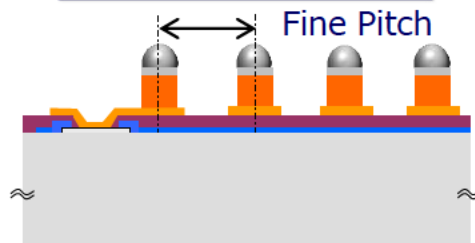
[Unit : μm]

Road Map		Typical			2021/M~			2022		
SIZE		6inch	8inch	12inch	6inch	8inch	12inch	6inch	8inch	12inch
Standard	Bump Space	NA	75	75	75	60	60	70	60	60
	Min terminal diameter	NA	75	75	75	60	60	70	60	60
	Max terminal height	NA	65	65	53	70	70	65	70	70
Custom	Bump Space	NA	50	70	NA	40	40	NA	35	35
	Min terminal diameter	NA	50	70	NA	40	40	NA	35	35
	Max terminal height	NA	50	45	NA	65	45	NA	70	50
Terminal structure		SnAg/Cu			SnAg/Ni/Cu (8inch) SnAg/Cu			SnAg/Ni/Cu SnAg/Cu		

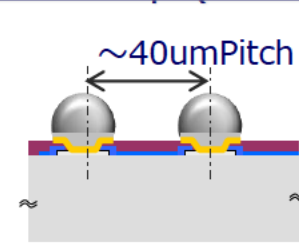
Cu Pillar Bump



Cu Pillar with RDL



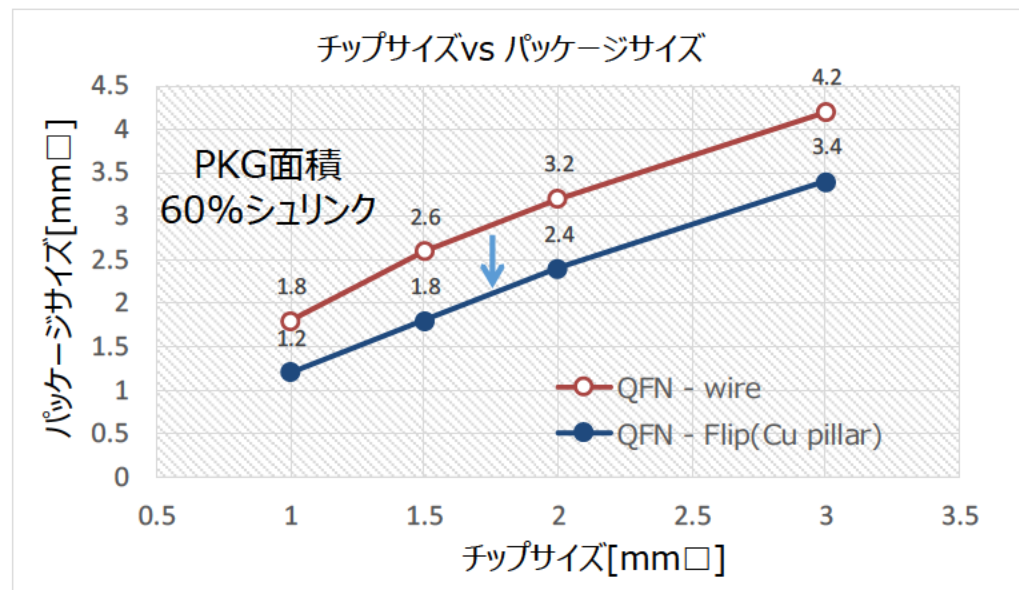
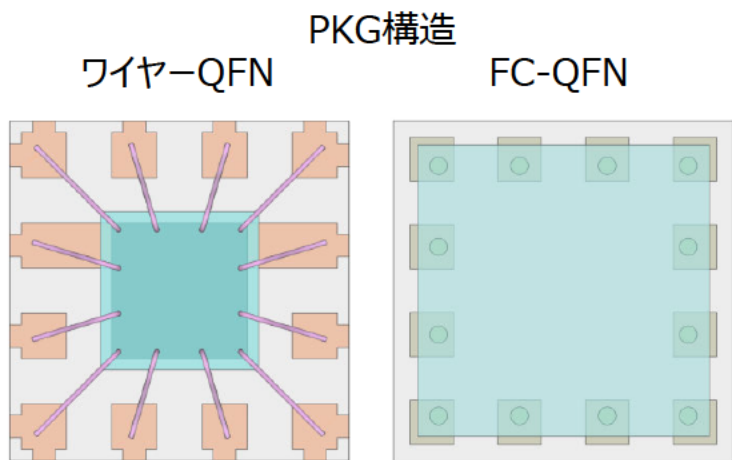
Micro Bump (Solder)



Cuピラーを用いたフリップチップQFNパッケージ

小型化・高機能化

No.	①	②	③
パッケージサイズ	1.5mm□	1.5mm□	2.2mm□
チップサイズ	1.33mm□	0.7mm□	1.33mm□
パッケージ構造	フリップチップQFN	ワイヤーQFN	

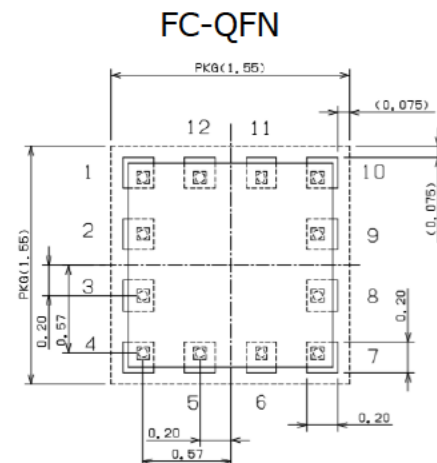
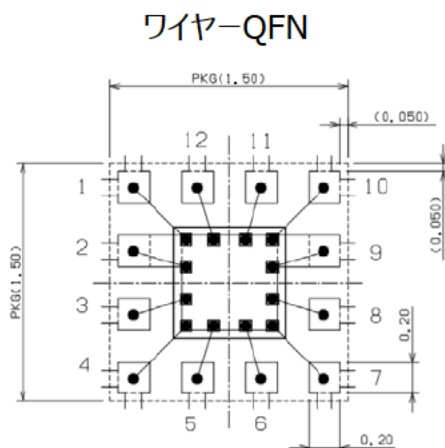


小型化・高機能化が期待できる (同一パッケージに大チップが搭載可能)

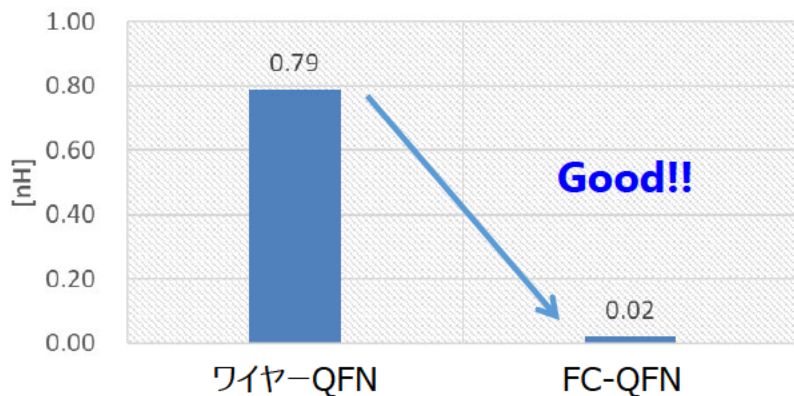
Cuピラーを用いたフリップチップQFNパッケージ

電気特性

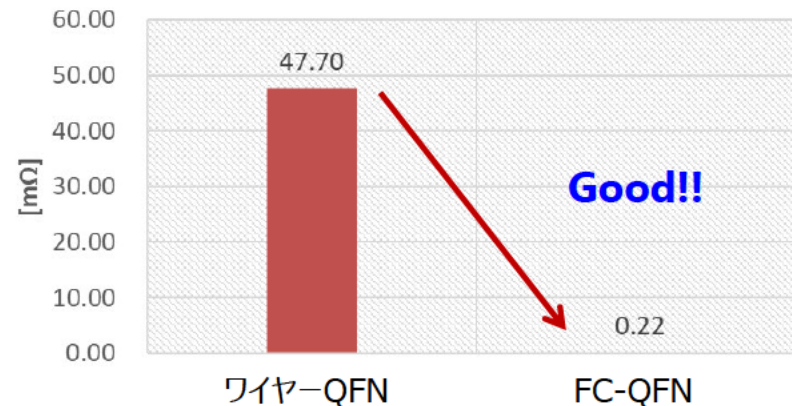
	ワイヤーQFN	FC-QFN
パッケージサイズ(mm)	1.5□	1.5□
チップサイズ(mm)	0.7□	1.33□
フレーム厚(mm)	0.125(Cu)	0.125(Cu)
配線材(μm)	Φ23(Auワイヤ)	Φ80×50t(Cuピラー)
端子サイズ(mm)	0.2□	0.2□
インダクタンス(nH)	0.79	0.02
抵抗(mΩ)	47.70	0.22



L : インダクタンス [nH]



R : 抵抗 [mΩ]

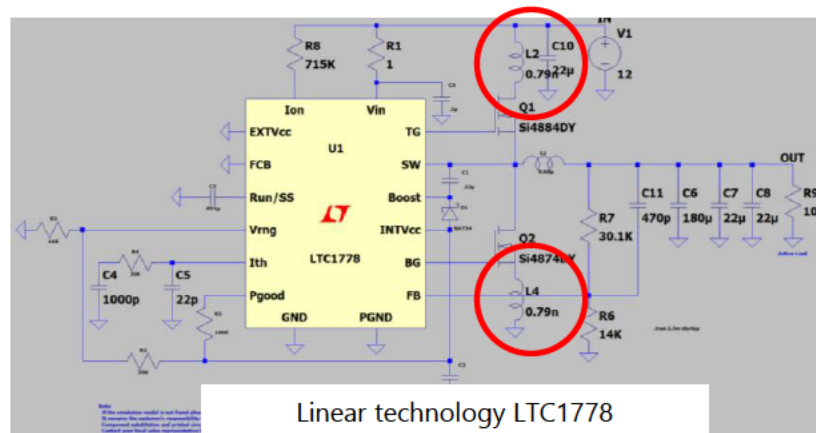


フリップチップQFNでは、低インダクタンス&低抵抗を実現
DCDCコンバータ等のリップル改善が期待できる

Cuピラーを用いたフリップチップQFNパッケージ

電気特性

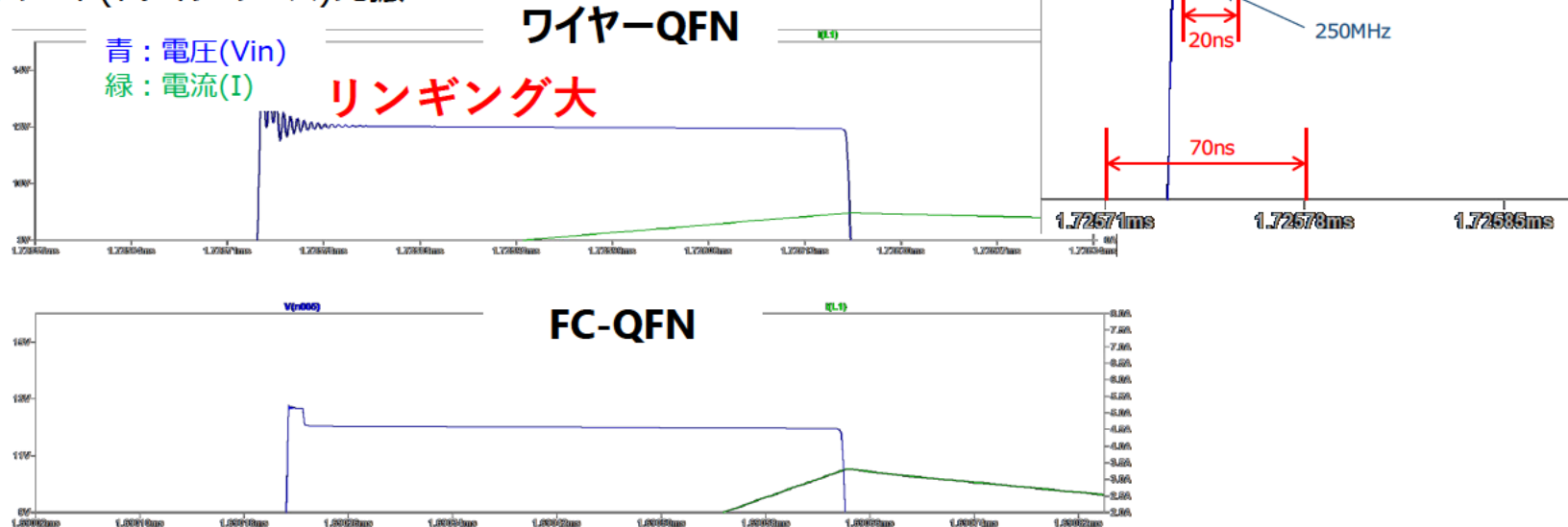
・LTSpice @ 降圧DCDCコンバータ



寄生インダクタンスを追加

ワイヤ-QFN : $L=0.79\text{nH}$
FC-QFN : $L=0.02\text{nH}$
@500kHz(周波数)

・スイッチノード(ドレイン-ソース)発振



Cuピラーを用いたフリップチップQFNパッケージ

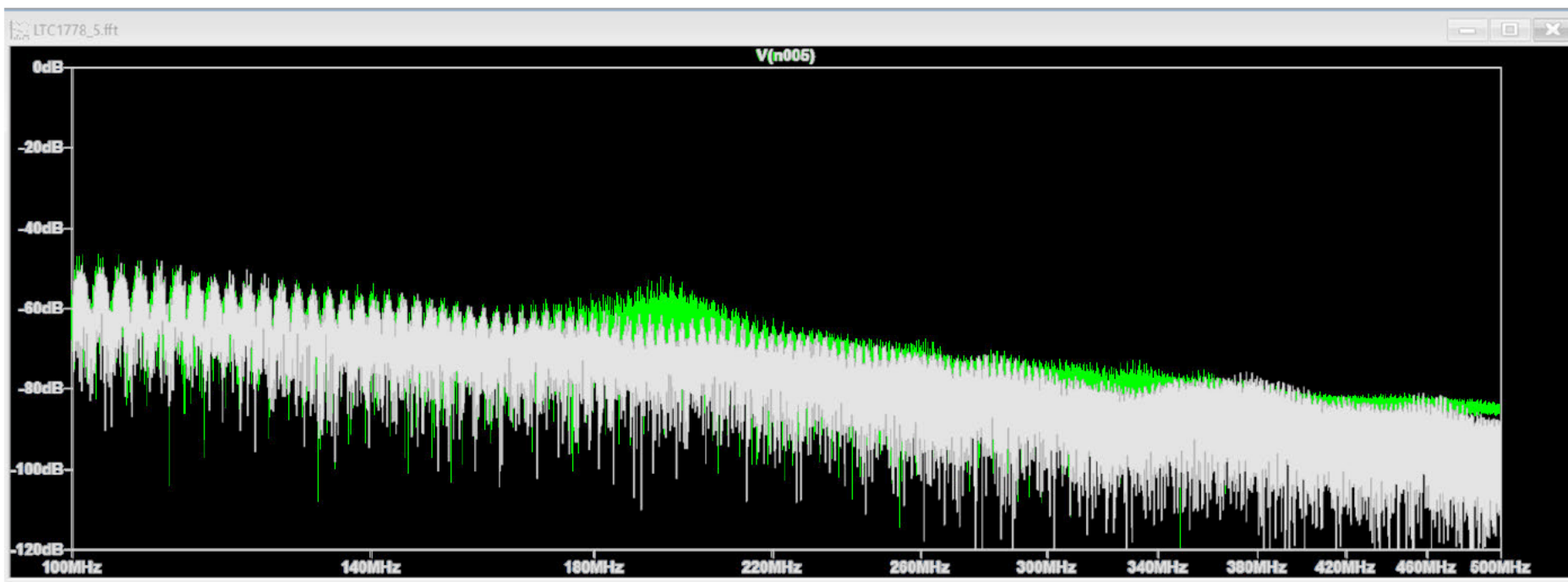
電気特性

LTSpice @ 降圧DCDCコンバータ

FFT出力周波数解析

ワイヤーQFN 0.79nH(緑)

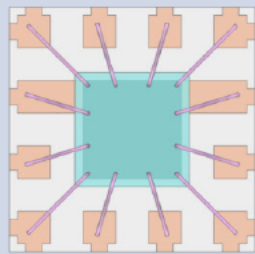
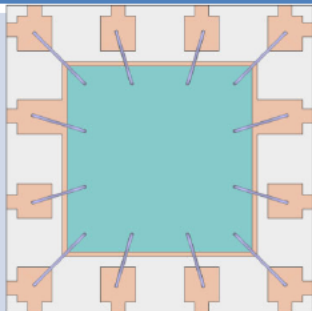
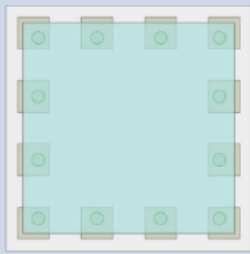
FC-QFN 0.02nH(灰)



200MHz付近で約10dB、220MHz以降で約3~5dBのEMI改善がみられる

Cuピラーを用いたフリップチップQFNパッケージ

熱応カシミュレーション

	ワイヤ-QFN A	ワイヤ-QFN B	FC-QFN	
パッケージ構造				
パッケージサイズ	1.5mm□	2.2mm□	1.5mm□	
チップサイズ	0.7mm□	1.33mm□	1.33mm□	
4層基板 (ビア無し)	熱抵抗[°C/W]	153	103	88.4
	許容損失[W]	0.65	0.97	1.13

境界条件

- ・大気温度 : 0°C ※輻射熱による放熱無し
- ・発熱量 : 1W(チップ表面均一に設定)
- ・熱伝導率 : 10W/m²・K ※自然空冷

実装基板

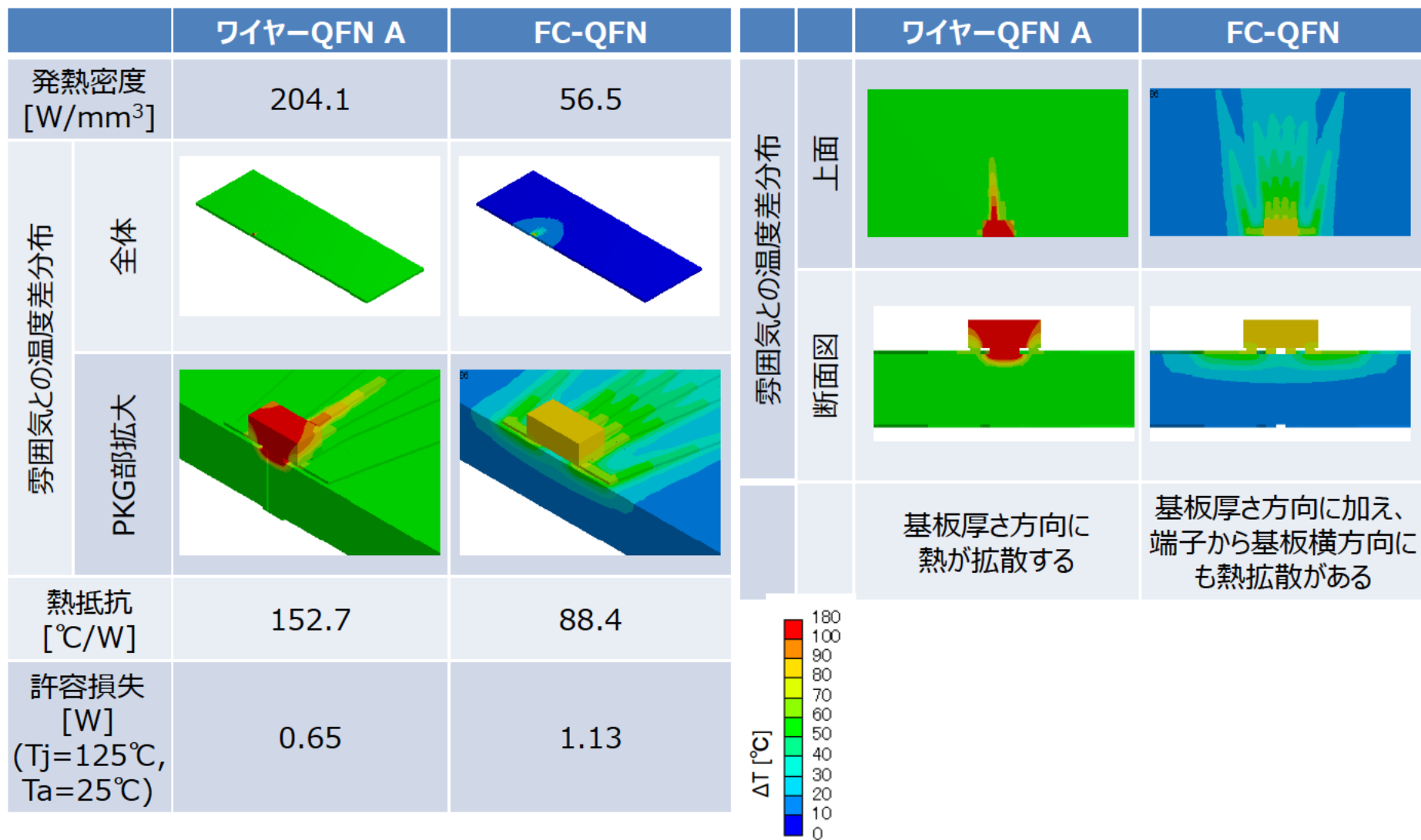
1/2対称(JEDEC51-7、4層基板 38.1×114.3×1.6tmm)

※ 許容損失 : T_j=125°C, T_a=25°C

FC-QFNのほうがチップ面積が大きいため、発熱密度が小さい

Cuピラーを用いたフリップチップQFNパッケージ

熱応力シミュレーション



ATTENTION

本資料には機密情報が含まれておりますので、事前にアオイ電子の書面による承諾がない限り、本資料の内容を開示、複製、配布、またはそれに依拠した行為を固く禁じます。

予めご了承くださいませようお願い申し上げます。